

1. Identificación

1.1. De la asignatura

Nombre de la Asignatura	<i>Estructura y Tecnología de Computadores</i>
Código	<i>08BR</i>
Curso / Grupos	<i>Primero</i>
Tipo	<i>Troncal</i>
Créditos LRU / Estimación*	<i>Teóricos 9 Prácticos 6 / 12</i>
Duración	<i>anual</i>

2. Del profesorado

Nombre y apellidos (Coordinador)	<i>Manuel Sánchez Cuenca</i>
Área/ Departamento	<i>Arquitectura y Tecnología de Computadores / Ingeniería y Tecnología de Computadores</i>
Despacho y Facultad dónde se ubica	<i>3.29 Facultad de Informática.</i>
Teléfono	<i>+34 968 398573</i>
Correo electrónico y página web	<i>manuelsc@um.es</i> <i>http://ditec.um.es/personal/49</i>
Horario de atención al alumnado	<i>Disponible en la página web del profesor</i>

Nombre y apellidos	<i>Eduardo Iniesta Soto</i>
Área/ Departamento	<i>Arquitectura y Tecnología de Computadores / Ingeniería y Tecnología de Computadores</i>
Despacho y Facultad dónde se ubica	<i>3.29 Facultad de Informática.</i>
Teléfono	<i>+34 968 398573</i>
Correo electrónico y página web	<i>einiesta@ditec.um.es</i> <i>http://ditec.um.es/personal/48</i>
Horario de atención al alumnado	<i>Disponible en la página web del profesor</i>

Nombre y apellidos	<i>Pedro Rojo Rubio</i>
Área/ Departamento	<i>Arquitectura y Tecnología de Computadores / Ingeniería y Tecnología de Computadores</i>
Despacho y Facultad dónde se ubica	<i>3.04 Facultad de Informática.</i>
Teléfono	<i>+34 968 398512</i>
Correo electrónico y página web	<i>projo@ditec.um.es</i> <i>http://ditec.um.es/personal/46</i>
Horario de atención al alumnado	<i>Disponible en la página web del profesor</i>

3. Presentación

Esta asignatura introduce al alumno en el conocimiento de la estructura de un computador según el modelo von Neumann. A lo largo del curso, se muestra la funcionalidad de cada uno de sus componentes: unidad

central de proceso, memoria, entrada/salida y conexiones.

Estos conocimientos básicos sobre los componentes funcionales de un computador, sus características y sus posibles interacciones permitirán al alumno diseñar sus programas de forma que se ejecuten más eficientemente en las máquinas reales.

Para las titulaciones de ITIS e II, esta asignatura supone la introducción a la arquitectura de computadores, que será desarrollada en otras asignaturas obligatorias de cursos posteriores, como *Sistemas Digitales*, *Aplicación de Estructura de Computadores* y, ya sólo en II, *Arquitectura e Ingeniería de Computadores*.

Por lo tanto, al finalizar esta asignatura el alumno habrá dejado de mirar el computador como una caja negra que ejecuta programas expresados en algún lenguaje de alto nivel. Comprendiendo que la ejecución de sus programas implica la existencia de:

- Una forma de representar los datos y las instrucciones mediante valores binarios, susceptibles de ser almacenados y procesados en forma de señales eléctricas.
- Un programa traductor de los lenguajes de alto nivel a código ejecutable, comprensible para la máquina.
- Una ruta de datos formada por registros, memorias, operadores y buses que los interconectan, que realiza todo el procesamiento de la información.

En definitiva, se desea que el alumno adquiriera una visión coherente y global de un computador. Todo ello desde un punto de vista teórico pero relacionado con microprocesadores reales con distintas filosofías de diseño existentes en el mercado.

DESCRIPTORES:

Unidades funcionales: memoria, procesador, periferia, lenguajes máquina y ensamblador, esquema de funcionamiento.

Electrónica. Sistemas Digitales. Periféricos.

URL:

<http://www.ditec.um.es/etc>

<http://www.um.es/suma>

4. Conocimientos previos

Sería deseable que el alumno contará con los conocimientos generales de matemáticas y física que se imparten en los cursos de bachillerato.

Por otro lado, un dominio básico del ordenador a nivel de usuario sería una importante ayuda para las sesiones de prácticas.

5. Contenidos

5.1. Sobre los conocimientos

5.1.1. Programa de Teoría

Capítulo 1: Introducción a los computadores.

Tema 1.1: Primera aproximación al computador.

Tema 2.2: Tratamiento y codificación de la información.

Tema 3.3: Parámetros básicos de los computadores.

Tema 4.4: Programas e instrucciones.

Tema 5.5: Evolución histórica de los computadores. Generaciones.

Tema 6.6: Clasificación de las arquitecturas.

FUENTES: [ANGU03], Cap. 1. [PRIE02], Cap. 1. [APUNTES], Cap. 1.

Capítulo 2: Representación de la información.

Tema 2.1: Introducción.

Tema 2.2: Sistemas de numeración.

Tema 2.3: Representación interna de los datos.

Tema 2.4: Detección y corrección de errores en la información codificada.

FUENTES: [PRIE02], Cap. 3. [APUNTES], Cap. 2.

Capítulo 3: Álgebra de Boole y Electrónica Digital.

Tema 3.1: Introducción.

Tema 3.2: Álgebra de Boole.

Tema 3.3: Circuitos combinacionales comunes.

Tema 3.4: Circuitos secuenciales comunes.

Apéndice 3.A. Implementación física de los sistemas digitales.

Apéndice 3.B. Tecnologías y fabricación de memorias DRAM.

FUENTES: [NEL96]. [FLOY00]. [PATT00], Cap. 4. [APUNTES], Cap. 3.

Capítulo 4: El lenguaje de la máquina.

Tema 4.1: Introducción.

Tema 4.2: Repertorio de instrucciones del MIPS.

Tema 4.3: Representación de las instrucciones.

Tema 4.4: Alternativas a la aproximación de MIPS.

Tema 4.5: Ejecución de programas.

Tema 4.6: Ejemplo de programa.

FUENTES: [PATT00], Cap. 3. [APUNTES], Cap. 4.

Capítulo 5: Diseño de un procesador monociclo.

Tema 5.1: Vision general de la implementación.

Tema 5.2: Construcción del camino de datos monociclo.

Tema 5.3: Diseño de la unidad de control principal.

Tema 5.4: Necesidad de la implementación multiciclo.

FUENTES: [PATT00], Cap. 5. [APUNTES], Cap. 5.

Capítulo 6: Diseño de un procesador multiciclo.

Tema 6.1: Introducción.

Tema 6.2: Vision general de la implementación.

Tema 6.3: Construcción del camino de datos multiciclo.

Tema 6.4: Implementación cableada de la unidad de control.

Tema 6.5: Definición del control microprogramado.

Tema 6.6: Control de excepciones e interrupciones.

Tema 6.7: Metodología para la inclusión de nuevas instrucciones.

Tema 6.8: Implementaciones de alto rendimiento.

FUENTES: [PATT00], Cap. 5. [APUNTES], Cap. 6.

Capítulo 7: Jerarquía de memoria.

Tema 7.1: Introducción.

Tema 7.2: Memoria caché.

Tema 7.3: Memoria virtual.

Tema 7.4: Un marco común para las jerarquías de memoria.

Tema 7.5: Jerarquía de memoria de la DECSTATION 3100.

Tema 7.6: Funcionamiento conjunto de la jerarquía de memoria.

FUENTES: [PATT00], Cap. 7. [STAL00], Cap 4. [APUNTES], Cap. 7.

Capítulo 8: Gestión de entrada/salida.

Tema 8.1: Introducción.

Tema 8.2: Programación de la Entrada/Salida.

Tema 8.3: El papel del Sistema Operativo.

Tema 8.4: Implementación de la E/S.

FUENTES: [HAMA03] , Cap. 5, [PATT00], Cap. 8. [STAL00], Cap. 3. [DEMI04], Cap. 8 y 10. [APUNTES], Cap. 8.

5.1.2. Programa de Prácticas

Práctica 1. REPRESENTACION DE LA INFORMACION I (TIPOS DE DATOS)

OBJETIVOS: Conocer y comprender el formato de almacenamiento de los distintos tipos de la información presentes en un computador. Manejo del sistema de numeración hexadecimal como forma de escribir binario. Manejo de la codificación ASCII, complemento a dos, formato IEEE 754.

FUENTES: [APUNTES DE PRACTICAS].

Práctica 2. DISEÑO DE SISTEMAS DIGITALES

OBJETIVOS: Diseñar y simular con una herramienta de diseño y simulación de sistemas digitales diversos tipos de circuitos combinacionales y/o secuenciales.

FUENTES: [APUNTES DE PRACTICAS].

Práctica 3. REPRESENTACION DE LA INFORMACION II (INSTRUCCIONES MAQUINA)

OBJETIVOS: Conocer y comprender la codificación de los distintos tipos de instrucciones máquina del repertorio MIPS, así como la traducción de las diferentes pseudoinstrucciones a las correspondientes instrucciones máquina.

FUENTES: [APUNTES DE PRACTICAS].

Práctica 4. PROGRAMACION DEL MIPS R2000/R3000 EN EL SIMULADOR PCSPIM

OBJETIVOS: Realizar prácticas de programación y simulación de ejecución de programas escritos en ensamblador del MIPS.

FUENTES: [PATT00], apéndice A, [APUNTES DE PRACTICAS].

Práctica 5. PROGRAMACION DE LA ENTRADA/SALIDA.

OBJETIVOS: Realizar un programa de ejemplo sobre el MIPS de manejo de E/S mediante interrupciones.

FUENTES: [APUNTES], Apéndice A. [APUNTES DE PRACTICAS].

5.2. Sobre las competencias

Las competencias transversales que esperamos que un alumno haya desarrollado una vez que haya cursado esta asignatura son las siguientes:

- Conocimientos:
 - *Conocimientos de informática relativos al ámbito de estudio*: todas las actividades formativas de la asignatura giran alrededor de los componentes funcionales de la arquitectura de von Neumann (características, diseño, rendimiento, interrelaciones, e interacciones con programas escritos en lenguajes de alto nivel) que constituye la base de todos los computadores modernos.
- Habilidades y destrezas:
 - *Capacidad para resolver problemas*: en la planificación detallada de la asignatura un tercio de las horas de teoría se dedican a la resolución de problemas de comprensión, análisis, síntesis, y evaluación del rendimiento.
 - *Capacidad de análisis y de síntesis*: resolución de problemas que analizan el funcionamiento, el diseño, o el rendimiento de uno o más componentes funcionales, y de problemas que requieren la modificación o extensión de uno o más componentes funcionales para enriquecer su funcionalidad.
 - *Capacidad de organización y planificación*: desarrollo de un proyecto de programación de complejidad media en grupos de 2 personas.
 - *Comunicación oral y escrita en la lengua nativa*: valoración cuantitativa de la intervención de los alumnos en clase, entrega de problemas resueltos al profesor, elaboración de una memoria de prácticas que debe defenderse en una entrevista personal con el profesor.
 - *Comunicación en una lengua extranjera*: no consideramos oportuno incluir en la bibliografía recomendada ningún libro escrito en inglés al tratarse de una asignatura de primer curso.
- Actitudes:
 - *Trabajo en equipo y relaciones interpersonales*: resolución de problemas y realización de prácticas en grupos de 2 a 4 personas.
 - *Razonamiento crítico*: análisis de las implicaciones arquitectónicas del diseño del juego de instrucciones, análisis del rendimiento en función del diseño del camino de datos y de la unidad de control, análisis del rendimiento de la jerarquía de memoria, y análisis del rendimiento de E/S en función del mecanismo de comunicación y/o el diseño del bus.
 - *Aprendizaje autónomo e interés por la disciplina*: el material didáctico entregado a lo largo del desarrollo de la asignatura incluye numerosas referencias bibliográficas y *web*, que sirven tanto para fomentar el carácter autodidacta de los alumnos como para satisfacer su curiosidad en aquellos aspectos que atraigan su interés.

5.3. Objetivos formativos de cada tema

Los objetivos formativos específicos que se pretenden alcanzar en cada tema son los siguientes:

- Conocimientos:
 - Tema 1: adquirir una perspectiva general de la arquitectura de computadores y de la organización básica de la máquina de von Neumann.
 - Tema 2: comprender la necesidad de diferentes formatos de representación interna para datos numéricos y no numéricos, y describir los formatos más comunes.
 - Tema 3: conocer los bloques lógicos combinacionales y secuenciales básicos en el diseño de sistemas digitales.
 - Tema 4: entender cómo se representan las instrucciones de un procesador RISC sencillo (formato de las instrucciones, modos de direccionamiento, y estructuras de flujo de control), y describir el proceso de ejecución de un programa.
 - Temas 5 y 6: describir implementaciones alternativas del camino de datos y de la unidad de control de un procesador RISC sencillo.
 - Tema 7: comprender el uso de la jerarquía de memoria para reducir la latencia efectiva de acceso a memoria, prestando especial atención a las políticas y mecanismos de gestión de la memoria caché y la memoria virtual.
 - Tema 8: conocer las principales técnicas de programación de la E/S (polling, interrupciones y DMA), y el uso de la jerarquía de buses para manejar el tráfico de E/S de forma eficiente.
- Habilidades y destrezas:
 - Tema 2: capacidad de interpretar y manipular los formatos de presentación interna numéricos y no numéricos más comunes.
 - Tema 3: capacidad de analizar y diseñar circuitos lógicos combinacionales y secuenciales sencillos usando los bloques lógicos básicos.
 - Tema 4: capacidad de escribir fragmentos sencillos de programas en ensamblador que representen las construcciones fundamentales de un lenguaje de programación de alto nivel.
 - Temas 5 y 6: capacidad de analizar y enriquecer el repertorio de instrucciones de un procesador RISC sencillo.
 - Tema 7: capacidad de analizar la estructura y el funcionamiento, y/o determinar el rendimiento de un diseño específico de la jerarquía de memoria.
 - Tema 8: capacidad de determinar el rendimiento de una operación de E/S o de una jerarquía de buses concreta.
- Actitudes:
 - Tomar conciencia de la rápida evolución que se produce en la arquitectura de los computadores y estar dispuesto a actualizar los conocimientos adquiridos.
 - Responsabilidad en la adquisición de hardware, dependiendo de la tarea específica para la que va a ser utilizado.

6. Metodología docente

Con el fin de desarrollar las competencias específicas de la asignatura se utilizarán las siguientes técnicas metodológicas:

- Clase magistral para la exposición de los contenidos de la materia que el profesor considere fundamentales y más complejos.
- Aprendizaje basado en proyectos. Los alumnos deberán llevar a cabo, por grupos, un proyecto de programación y simulación de ejecución en ensamblador del MIPS a partir de unos requisitos concretos.
- Trabajo cooperativo (sesiones de puzzles). Una vez avanzada la asignatura se utilizará la técnica del puzzle para adquirir conocimientos más específicos de la asignatura. Esta técnica es especialmente útil para favorecer la rápida asimilación de conocimientos y para reforzar la dinámica de grupo.
- Trabajo cooperativo (laboratorio). Las sesiones de prácticas se articulan alrededor de esta técnica. Los alumnos deberán resolver los ejercicios propuestos en cada sesión de prácticas.

7. Temporalización o cronograma

En la siguiente tabla se muestra la semana prevista de comienzo de cada uno de los temas de teoría y de las prácticas a realizar a lo largo de la asignatura, así como la semana aproximada en donde se realizarán las distintas actividades de evaluación.

Semana	Teoría y problemas	Prácticas
01	Tema 1	
02	Tema 2	Práctica 1
06	Sesión de control temas 1-2	
07	Tema 3	Sesión de control práctica 1
08		Práctica 2
11	Sesión de control tema 3	Práctica 3
12	Examen parcial	
13	Tema 4	
16	Sesión de control tema 4	Sesión de control práctica 3
17	Tema 5	Práctica 4
18	Tema 6	
20	Sesión de control temas 5-6	
21	Examen parcial	
22	Tema 7	
25	Sesión de control tema 7	
26	Tema 8	
27		Práctica 5
28	Sesión de control tema 8	
30	Examen parcial	Sesión de control práctica 5

Notas:

- No aparecen en la tabla ni el examen final ni la entrevista de la práctica de MIPS. Tampoco la fecha de entrega de ésta última, aunque la fecha más recomendable sería a comienzos de la semana 27 (justo antes de empezar la práctica 5).
- La temporización mostrada en esta tabla es orientativa. A comienzos de curso se pondrá en la web de la asignatura una temporización semana a semana del trabajo que realizará el alumno.

7.1. Estimación del volumen del trabajo del estudiante

Actividad	Hora Presencial	Factor B	Trabajo personal	Volumen de trabajo
TEÓRICAS				
Lección magistral	54	2	108	162
Presentaciones				
Trabajo cooperativo	30	1	30	60
PRÁCTICAS				
Resolución de problemas				
Laboratorio	52	1	52	104
Aprendizaje basado en proyectos				
PRUEBAS				
Realización exámenes	24			24
Preparación exámenes				
			Total	350
			ECTS	12

8. Evaluación

8.1. Evaluación del aprendizaje

La evaluación de la asignatura se realiza mediante un examen final de teoría y la evaluación de las prácticas; con ambas pruebas se calcula la nota global de la asignatura. Para que dicha nota tenga efecto, el alumno debe aprobar cada una de las dos partes por separado. Cada una de las calificaciones obtenidas se conserva hasta las convocatorias de septiembre y febrero, inclusive. El peso de las notas de teoría y prácticas en la nota final será de 60 % y 40 %, respectivamente.

TEORÍA (60 % de la nota total)

Habrán tres parciales, cada uno con 20 preguntas de test (tres posibles respuestas para cada pregunta, cada dos mal anulan una bien, es eliminatorio si no se tienen al menos 7 respuestas correctas), que vale 4.0 puntos, y uno, dos o tres problemas y/o cuestiones teórico-prácticas (según complejidad) que valen los 6.0 puntos restantes. Los problemas no son eliminatorios. A la nota del parcial habrá que añadir un máximo de un punto por alumno, correspondiente a los problemas en grupo realizados durante las sesiones de control.

Cada una de las dos sesiones de control será evaluada con una nota común entre 0,0 y 0,5. Dichas notas (que en total sumarán siempre hasta un punto por parcial) serán sumadas a la nota obtenida en el parcial correspondiente, que no obstante seguirá teniendo una puntuación máxima de 10,0. Si la suma de ambas notas supera el 5,0, el parcial se considerará aprobado. Nótese que la nota podría llegar en teoría hasta 11,0, pero en cualquier caso la suma total se truncaría como mucho en una nota máxima de 10,0.

Un alumno con los tres parciales por encima del 5,0 habrá aprobado la teoría de la asignatura, sin necesidad de presentarse al final. En el examen final de junio los alumnos con uno o dos parciales aprobados tendrán que presentarse sólo a recuperar los parciales suspensos. La estructura de dicho final será similar a la de los parciales (parte de test eliminatoria más problemas).

Las notas obtenidas en las sesiones de control también son válidas para el examen final. En este caso, se hará la media de las notas obtenidas mediante sesiones de control para aquellos parciales que el alumno deba recuperar en dicho examen final.

Las notas de las sesiones de control sí se perderán totalmente para las convocatorias extraordinarias. En éstas habrá un único examen en el que el alumno deberá examinarse de todo.

PRÁCTICAS (40 % de la nota total)

Habrán tres pequeños exámenes individuales de prácticas (sesiones de control) que puntuarán entre 0,0 y 1,0 puntos, aunque ninguno será obligatorio ni eliminatorio. El resto de la nota corresponderá a la valoración

del proyecto de PCSPIM, realizado en grupos de máximo dos personas, que se evaluará con una entrega en un plazo determinado, una prueba individual práctica de programación referente al mismo en laboratorio, y una entrevista. Este proyecto, que se valorará con un máximo de 8,0 puntos, sí es de carácter obligado y eliminatorio (debe superarse el 4). La suma máxima total será pues de 11,0 puntos, pero en cualquier caso la suma total se truncaría como mucho en una nota máxima de 10,0. En total, las notas de prácticas deben sumar un mínimo de 5,0 para ser consideradas como aprobadas en junio.

En las convocatorias extraordinarias de septiembre y febrero no se tendrán en cuenta las notas obtenidas en las sesiones de control, calificándose únicamente las prácticas de PCSPIM, entre 0,0 y 10,0 puntos, con un mínimo de 5,0 para aprobar. Las prácticas serán las mismas que en junio, pero con modificaciones y apartados adicionales que no tuvieron que hacer los que aprobaron durante el curso, debiéndose realizar de nuevo, tras su entrega, prueba práctica en laboratorio y entrevista.

ASIGNATURA

La asignatura se considerará aprobada cuando se hayan aprobado por separado la parte de teoría y la parte de prácticas. La nota final será la media ponderada de las notas obtenidas en ambas partes, calculada según la siguiente fórmula:

$$\text{Nota final} = 0,6 \cdot \text{Nota teoría} + 0,4 \cdot \text{Nota prácticas}$$

Nota: A partir del momento de entrada en vigor del nuevo título de grado, y con vista a facilitar la adaptación de los alumnos al mismo, se procederá a guardar las notas obtenidas tanto en teoría como en prácticas en los exámenes extraordinarios que se establecen cuando se extingue un plan de estudios.

8.2. Evaluación de la docencia

La evaluación del programa de la asignatura, que incluye la valoración de la enseñanza y la práctica docente del profesor, se realizará mediante la aplicación al alumnado de cuestionarios en momentos distintos para valorar el diseño del programa, su desarrollo y los resultados de la aplicación del mismo.

9. Bibliografía

9.1. Bibliografía básica

- PAT00: D. A. Patterson y J. L. Hennesy. «*Estructura y diseño de computadores. Interficie circuitería/programación*». Editorial Reverté, 2000.
- ANGU03: J. M. Angulo, J. García e I. Angulo. «*Fundamentos y Estructura de computadores*». Editorial Thomson, 2003.
- PRIE02: A. Prieto, A. Lloris y J. C. Torres. «*Introducción a la informática*». Editorial McGraw Hill, 3ª edición, 2002.

9.2. Bibliografía complementaria

- NEL96: V. P. Nelson *et al.* «*Análisis y Diseño de Circuitos Lógicos Digitales*». Editorial Prentice Hall, 1996
- FLOY00: T. L. Floyd. «*Fundamentos de Sistemas Digitales*» Editorial Prentice Hall, 7ª edición. 2000.
- STAL00: W. Stallings. «*Organización y Arquitectura de Computadores*». Editorial Prentice Hall, 5ª edición, 2000.

- TANE00: A. S. Tanenbaum. «*Organización de computadoras: un enfoque estructurado*». Editorial Prentice Hall 3ª edición, 2000.
- HAMA03: V. Hamacher, Z. Vranesic y S. Zaky. «*Organización de computadoras*». Editorial McGraw Hill, 5ª edición, 2003.
- BUCH01: W. Buchanan y A. Wilson. «*Advanced PC Architecture*». Editorial Addison-Wesley, 2001.
- UJAL03: M. Ujaldón. «*Arquitectura del PC*». Editorial Ciencia-3, 2003.
- ABEL96: P. Abel. «*Lenguaje Ensamblador y Programación para PC IBM y compatibles*». Editorial Prentice Hall, 3ª edición. 1996.
- DEMI04: P. de Miguel Anasagasti. «*Fundamentos de computadores*». Editorial Paraninfo Thomsom International, 9ª edición, 2004.